

JP04109593A

MicroPatent Report

LIGHTING DEVICE FOR DISCHARGE LAMP

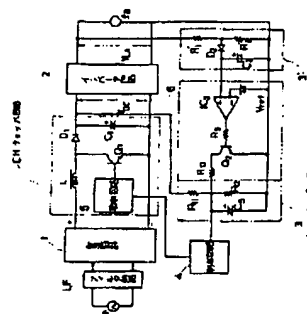
[71] Applicant: MATSUSHITA
ELECTRIC WORKS LTD

[72] Inventors: SATOMI AKIRA;
NAGASE HARUO;
FUKUMORI NORIYUKI

[21] Application No.: JP02228870

[22] Filed: 19900828

[43] Published: 19920410



[Go to Fulltext](#)

[Get PDF](#)

[57] Abstract:

PURPOSE: To prevent a discharge lamp from its burn-out and miniaturize component elements of a lighting device and enhance-reliability by raising the output voltage of a chopper circuit when lamp voltage is found to be raised according to the output of a lamp voltage detecting circuit. **CONSTITUTION:** During normal lighting of a discharge lamp at which lamp voltage VLA is low, a voltage at the connecting point of a diode D_2 and a condenser C_2 is lower than a reference voltage V_{ref} and hence the output of a comparator IC_2 is at low level and a transistor Q_2 is off. Therefore a voltage obtained by division of a chopper output voltage VDC is sent to a control circuit 4 and the voltage VDC is set at a voltage V_1 . When the voltage VLA is raised and a voltage at the positive input terminal of the comparator IC_2 is raised to above the reference voltage V_{ref} of the negative input terminal of the comparator IC_2 , the output of the comparator IC_2 is set to high level and the transistor Q_2 is kept turned on. Thereby a resistance R_{12} is connected in parallel to a resistance R_{10} and the voltage input to the control circuit 4 is lowered. The voltage VDC is thus heightened to a voltage V_2 .
COPYRIGHT: (C)1992,JPO&Japio

[51] Int'l Class: H05B04129 H02M00706 H05B04116

⑫ 公開特許公報(A) 平4-109593

⑤ Int. Cl.⁵H 05 B 41/29
H 02 M 7/06
H 05 B 41/16

識別記号

C
A
3 3 0

庁内整理番号

7913-3K
7154-5H
9032-3K

⑬ 公開 平成4年(1992)4月10日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 放電灯点灯装置

⑰ 特 願 平2-228870

⑱ 出 願 平2(1990)8月28日

⑲ 発 明 者 里 見 彰 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑲ 発 明 者 永 瀬 春 男 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑲ 発 明 者 福 盛 律 之 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑲ 出 願 人 松下電工株式会社 大阪府門真市大字門真1048番地
 ⑲ 代 理 人 弁理士 宮井 暎夫

明 細 書

1. 発明の名称

放電灯点灯装置

2. 特許請求の範囲

チョッパ回路と、このチョッパ回路の出力電圧が供給されるインバータ回路と、このインバータ回路から給電される放電ランプと、この放電ランプのランプ電圧を検出するランプ電圧検出回路と、このランプ電圧検出回路の検出出力に基づき前記放電ランプのランプ電圧の上昇にตอบสนองして前記チョッパ回路の出力電圧を上昇させる制御回路とを備えた放電灯点灯装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、チョッパ回路とインバータ回路とを備え、HIDランプ等の放電ランプを高周波点灯させる放電灯点灯装置に関するものである。

(従 来 の 技 術)

第8図に従来の放電灯点灯装置の回路図を示す。この放電灯点灯装置は、交流電源(商用電源)e

にフィルタ回路LFを介して整流回路(例えば、ダイオードブリッジ)1を接続している。そして、整流回路1の出力側にチョッパ回路CHを介してインバータ回路2を接続し、インバータ回路2の負荷として、HIDランプ等の放電ランプLaを接続している。

具体的には、整流回路1の正側出力端とインバータ回路2の正側入力端子との間にインダクタンス素子LおよびダイオードD₁をこの順に直列接続し、整流回路1の負側出力端子とインバータ回路2の負側入力端子とを接続している。また、インダクタンス素子LおよびダイオードD₁の接続点と整流回路1の負側出力端子との間にトランジスタからなるスイッチング素子Q₁を接続し、インバータ回路2の正負の各入力端子間に平滑用コンデンサC₁を接続している。また、平滑用コンデンサC₁と並列に抵抗R₁、R₂およびコンデンサC₂で構成されたチョッパ出力電圧検出回路3を接続し、抵抗R₁、R₂の接続点と制御回路4内の制御用集積回路IC₁の1番ピンとを接続

している。

制御回路4は、制御用集積回路IC₁（例えば、シャープ製のIR3M02）、抵抗R₁、R₂、コンデンサC₁、C₂等で構成され、チョッパ出力電圧検出回路3の出力（抵抗R₁、R₂の分圧電圧）に応じ、駆動回路5を介してスイッチング素子Q₁のデューティ比を制御し、チョッパ出力電圧V_{oc}を一定に保つ。第9図は、ランプ電圧V_{La}とチョッパ出力電圧V_{oc}の関係を示す図であり、第8図の回路では、ランプ電圧V_{La}の変化に係わらず、チョッパ出力電圧V_{oc}は一定となっている。

一般に、チョッパ回路CHは、デューティが大きくなると出力電圧が高くなる方向に変化し、周波数が低くなっても同様に出力電圧が高くなる方向に変化する。

以上のような構成によって、交流電源eの電圧を整流した後、チョッパ回路CHで昇圧し、チョッパ出力電圧V_{oc}をインバータ回路2に加え、インバータ回路2から発生する高周波電圧を負荷で

なければならない。ところが、このように、チョッパ回路CHのチョッパ出力電圧V_{oc}を高めに設定すると、ランプ電圧V_{La}の低い定常点灯時には、インダクタンス素子L₁、ダイオードD₁、スイッチング素子Q₁、コンデンサC₁からなるチョッパ回路CHおよびインバータ回路2に加わるストレスが大きくなる。したがって、ストレスに耐えうようにするためには、チョッパ回路CHおよびインバータ回路2の構成素子が大型化し、コストアップし、全体としても大型化するとともに高価になり、また大きなストレスが加わることから、信頼性が低下するという問題がある。

この発明の目的は、ランプ電圧の上昇時の放電ランプの立ち消えを防止することができるとともに、チョッパ回路およびインバータ回路の構成素子へのストレスを緩和してそれらの回路の構成素子の小型化、コストダウン、信頼性の向上を図ることができる放電灯点灯装置を提供することである。

（課題を解決するための手段）

ある放電ランプLaに印加して、放電ランプLaを高周波点灯させる。

（発明が解決しようとする課題）

ところが、このように交流電源eの電圧を整流回路1で整流し、インダクタンス素子L₁、制御回路4および駆動回路5によってスイッチング素子Q₁のオンオフ動作を行い、さらにダイオードD₁、平滑用コンデンサC₁によりインバータ回路2に対して一定のチョッパ出力電圧V_{oc}を出力し、インバータ回路2から放電ランプLaに高周波電力を供給する放電灯点灯装置においては、負荷である放電ランプLaの働程中にランプ電圧が上昇することになる。例えば、定格100Vのランプ電圧が放電ランプの寿命中に130～140Vまで上昇することになる。このように、放電ランプLaのランプ電圧V_{La}が上昇すると、ランプ電流が減少して放電ランプLaが立ち消えするおそれがあり、このランプ電圧V_{La}の上昇に伴う放電ランプLaの立ち消えを防止するためには、チョッパ出力電圧V_{oc}を予め高めに設定しておかな

この発明の放電灯点灯装置は、チョッパ回路の出力電圧をインバータ回路に供給し、インバータ回路から放電ランプに給電することにより、放電ランプを高周波点灯させる。そして、この放電ランプのランプ電圧をランプ電圧検出回路が検出し、制御回路がランプ電圧検出回路の検出出力に基づき放電ランプのランプ電圧の上昇に応答してチョッパ回路の出力電圧を上昇させる。

（作 用）

放電ランプのランプ電圧が上昇すると、それにしたがってチョッパ回路からインバータへ加わる電圧が上昇し、ランプ電圧の上昇に伴うランプ電流の減少が抑制されることになる。この結果、放電ランプのランプ電圧が上昇しても、放電ランプの立ち消えは生じない。

また、放電ランプのランプ電圧が低い間は、チョッパ回路の出力電圧も低いので、チョッパ回路およびインバータ回路の構成素子へのストレスも緩和することができる。

（実施例）

この発明の第1の実施例を第1図ないし第4図に基づいて説明する。この放電灯点灯装置は、第1図に示すように、チョップ出力電圧検出回路3の他に、ランプ電圧検出回路3'およびランプ電圧検出回路3'の検出出力に応じてスイッチング素子Q₁のオンオフデューティを制御するデューティ制御回路6を追加したもので、その他の構成は第8図の従来例と同様である。なお、チョップ出力電圧検出回路3は第8図とは回路定数が異なるので、回路素子の符号をR₁₁、R₁₂、C₁にそれぞれ変更している。

ランプ電圧検出回路3'は、抵抗R₁'、R₂'、コンデンサC₁'、ダイオードD₁で構成されている。また、デューティ制御回路6は、コンパレータIC₂、基準電圧V_{ref}、トランジスタQ₂、抵抗R₃、R₄で構成されている。

そして、コンパレータIC₂の正側入力端子は、ランプ電圧検出回路3'のダイオードD₁とコンデンサC₁'との接続点に接続され、コンパレータIC₂の負側入力端子には基準電圧V_{ref}が加

接続され、制御回路4への入力電圧は低くなる。故に、チョップ出力電圧V_{oc}は高くなって、電圧V₁となる(第2図参照)。

上述したように、ランプ電圧V_{La}の上昇に応じて、チョップ出力電圧V_{oc}が2段階に切り替わるため、定常点灯時のチョップ出力電圧V_{oc}を低く設定するとともに、ランプ電圧上昇時のチョップ出力電圧V_{oc}を高く設定することができ、ランプ電圧上昇時の放電ランプLaの立ち消えを防止しつつ、ランプ電圧の低い定常点灯時におけるチョップ回路CHおよびインバータ回路2に加わるストレスを緩和することができ、チョップ回路CHおよびインバータ回路2の構成素子の小型化、低コスト化、信頼性の向上を図ることができる。

なお、整流回路1の出力電圧をインバータ回路2に対する適正な入力電圧に変換するチョップ回路としては、第1図のような昇圧型のチョップ回路CHに限らず、第3図に示すような昇降圧型のチョップ回路や、第4図に示すような降圧型のチョップ回路を使用することも可能である。

えられている。また、コンパレータIC₂の出力端子は、抵抗R₅を介してトランジスタQ₃のベースに接続されている。さらに、抵抗R₁₂とトランジスタQ₃の直列回路が抵抗R₁₁と並列接続されている。

このような回路構成とすることにより、ランプ電圧V_{La}の低い定常点灯時には、ダイオードD₁とコンデンサC₁'の接続点の電圧が基準電圧V_{ref}より低いので、コンパレータIC₂の出力はローレベルであり、トランジスタQ₃がオフである。このため、チョップ出力電圧V_{oc}を抵抗R₁₁、R₁₂で分圧した電圧が制御回路4に送られ、チョップ出力電圧V_{oc}は、第2図において、電圧V₁に設定される。

そして、ランプ電圧V_{La}が上昇し、コンパレータIC₂の正側入力端子の電圧が負側入力端子の基準電圧V_{ref}より高くなると、コンパレータIC₂の出力がハイレベルとなり、抵抗R₅を介してトランジスタQ₃をオン状態に保持することになる。このため、抵抗R₁₂と並列に抵抗R₁₁が

また、チョップ出力電圧V_{oc}の変動を抑える制御は従来例と同様に行われるのは当然である。

この発明の第2の実施例を第5図に基づいて説明する。この放電灯点灯装置は、第1図におけるデューティ制御回路6に代えて、周波数制御回路7を用いたもので、その他の構成は第1図の実施例と略同様である。したがって、ここでは、第1図と同様の動作については説明を省略し、周波数制御回路7およびその周辺の回路の動作についてのみ説明する。

周波数制御回路7は、トランジスタQ₄、抵抗R₁₃、R₁₄で構成されている。ランプ電圧検出回路3'の出力端子をトランジスタQ₄のベースに接続し、トランジスタQ₄を抵抗R₁₃と並列接続し、トランジスタQ₄のコレクタを抵抗R₁₄を介して接地している。また、トランジスタQ₄のエミッタは、制御回路4における制御用集積回路IC₁の6番ピンに接続されている。なお、C₂は制御用集積回路IC₁の5番ピンに接続されたコンデンサ、R₁₅は制御用集積回路IC₁の6番ピンに

接続された抵抗であり、第8図と符号を異ならせている。

このような回路構成とすることにより、ランプ電圧 V_{LA} の上昇に伴うランプ電圧検出回路3'の出力電圧の上昇に応じてトランジスタ Q_2 を流れる電流がリニアに減少し、抵抗 R_{12} を流れる電流はリニアに増加する。この結果、制御用集積回路IC₁の6番ピンとアースとの間のインピーダンスが増加して、制御用集積回路IC₁の発振周波数が低くなり、チョップパ出力電圧 V_{oc} が高くなる。

つまり、第6図に示すように、ランプ電圧 V_{LA} の上昇に応じて、チョップパ出力電圧 V_{oc} がリニアに上昇するため、第1の実施例に比べて、一層きめ細かい電圧制御ができ、この分、チョップパ回路CH等における損失を少なくすることができる。

この発明の第3の実施例を第7図に基づいて説明する。この放電灯点灯装置は、第1の実施例におけるデューティ制御回路6に代えて、デューティ制御回路8を用いたもので、その他の構成は第1図のものと略同様である。したがって、ここで

参照)。

ランプ電圧 V_{LA} とチョップパ出力電圧 V_{oc} の関係は第2の実施例と同じであるが、この実施例は、発振周波数の制御ではなく、デューティの制御であるため、フィルタ回路LFの設計が容易である。その他の効果は第2の実施例と同様である。

(発 明 の 効 果)

この発明の放電灯点灯装置によれば、ランプ電圧検出回路を設け、このランプ電圧検出回路の出力に基づきランプ電圧の上昇時にチョップパ回路の出力電圧を上昇させるようにしたので、ランプ電圧が上昇した場合にも、十分にランプ電流を流すことができ、放電ランプの立ち消えを防止することができる。また、ランプ電圧の低い定常時には、チョップパ回路の出力電圧が低いため、チョップパ回路およびインバータ回路へのストレスを緩和することができる。また、チョップパ回路およびインバータ回路の構成素子の小型化、低コスト化および信頼性の向上を達成することができる。

4. 図面の簡単な説明

は、第1図と同様の動作については説明を省略し、デューティ制御回路8およびその周辺の回路の動作についてのみ説明する。

デューティ制御回路8は、演算増幅器IC₂、抵抗 R_{10} 、 R_{14} で構成されている。なお、抵抗 R_{11} 、 R_{12} 、コンデンサC₁はチョップパ出力電圧検出回路3を構成している。

そして、ランプ電圧検出回路3'の出力電圧を演算増幅器IC₂の負側入力端子に入力する構成とし、正側入力端子は接地しておく。また、演算増幅器IC₂の負側入力端子と出力端子との間には帰還用の抵抗 R_{16} を接続している。

以上のような回路構成にすると、ランプ電圧 V_{LA} の上昇に伴うランプ電圧検出回路3'の出力電圧の上昇に応じて、演算増幅器IC₂の出力電圧がリニアに減少することになり、したがって制御用集積回路IC₁の1番ピンの電圧がリニアに減少する。この結果、制御回路4から出力される発振パルスのデューティ比がリニアに増加し、チョップパ出力電圧 V_{oc} もリニアに増加する(第6図

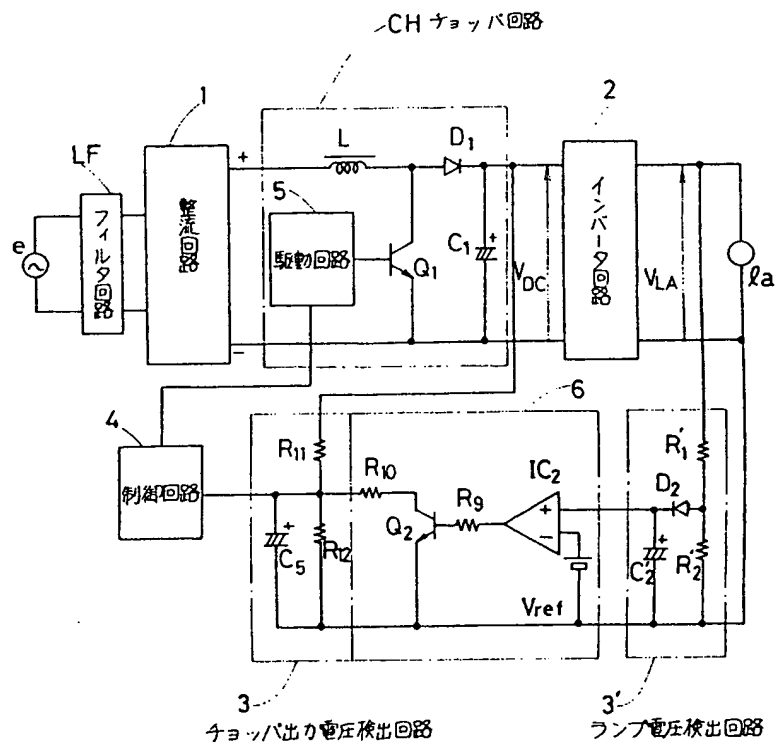
第1図はこの発明の第1の実施例の放電灯点灯装置の回路図、第2図は第1図の回路におけるランプ電圧とチョップパ出力電圧の関係を示す図、第3図および第4図はそれぞれチョップパ回路の他の例を示す回路図、第5図はこの発明の第2の実施例の放電灯点灯装置の要部の回路図、第6図は第5図の回路におけるランプ電圧とチョップパ出力電圧の関係を示す図、第7図はこの発明の第3の実施例の放電灯点灯装置の要部の回路図、第8図は放電灯点灯装置の従来例の構成を示す回路図、第9図は第8図の回路におけるランプ電圧とチョップパ出力電圧の関係を示す図はである。

1…整流回路、2…インバータ回路、3…チョップパ出力電圧検出回路、3'…ランプ電圧検出回路、4…制御回路、5…駆動回路、CH…チョップパ回路

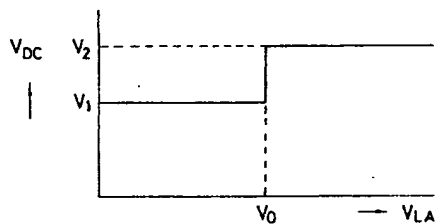
特許出願人 松下電工株式会社
代理人 弁理士 宮井 啓夫



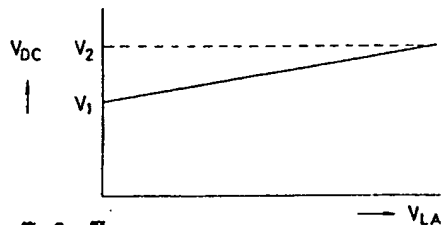
第 1 図



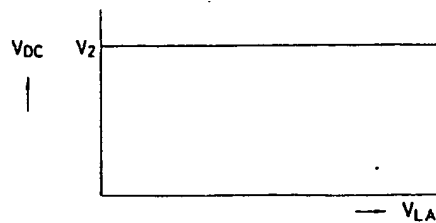
第 2 図



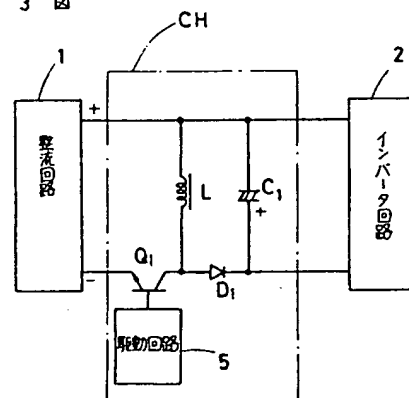
第 6 図



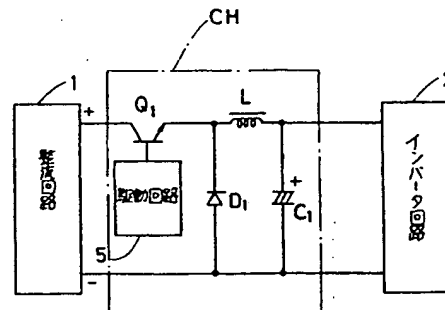
第 9 図



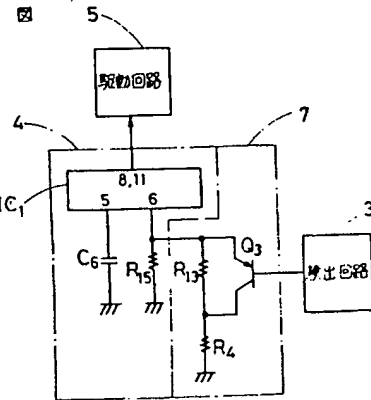
第 3 図



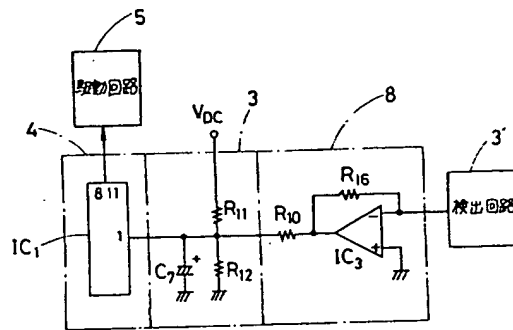
第 4 図



第 5 図



第 7 図



第 8 図

